

Samlar all kretskortsan



Hyperlynx förenar simulering av signalintegritet, spännings- och strömintegritet, DDR, Serdes och 3DEM i ett gemensamt användargränssnitt

Av Steve Kaufer, Mentor Graphics



Steve Kaufer är en av arkitekterna till simulerings- och analysverktygen i Hyperlynx och arbetar med att vidareutveckla produkterna.

Dagens kretskort har en stor spännvidd vad gäller storlek, antal lager, packningstäthet, materialval, klockfrekvenser, erforderlig ström med mera. Dessutom har många av signalerna ett stort frekvensinnehåll beroende på drivkretsarnas allt kortare stigtider. Analysen av kortet tillsammans med de ingående komponenterna är många gånger nödvändigt för att försäkra sig om att det färdiga kretskortet kommer att fungera.

Exempel på analyser kan vara att automatiskt simulera alla konventionella signaler med avseende på signalintegritet i en klassisk transmissionsledningssimulator. För gränssnitt som LPDDR och DDR analyseras timingen i detalj. För snabba Serdes-länkar behöver man bara analysera med avseende på bitfel och ibland för andra protokollkrav såsom COM efter det att vissa delar av ledarmönstret som vior, BGA-breakout etc. modellerats med en tredimensionell fullfältssimulator. Sedan behöver man undersöka om matningsspänningarna till kretsarna ligger på rätt nivåer både DC- och AC-mässigt.

För alla dessa analysområden finns ett flertal olika simuleringsverktyg och även om de alla kommer från samma leverantör

har de olika användargränssnitt vilket gör det tidskrävande för användaren att lära sig och vidmakthålla kunskapen om vad som måste göras var.

Hyperlynx erbjuder numera all typ av analys i en och samma enhetliga miljö med ett gemensamt användargränssnitt. En användare kan bokstavligen simulera en kritisk Serdeskanal ena minuten och med ett enda nytt menyval byta till analys av spänningsdistribution på kortet.

MÅNGA KONSTRUKTÖRER jobbar med ett flertal olika verktyg för de olika teknikområdena, allt som oftast med olika användargränssnitt och data som inte delas på ett enkelt sätt mellan applikationerna.

Men en integrerad lösning är bara intressant om underliggande simuleringslösningar och algoritmer är effektiva. Mentor har investerat kraftigt i Hyperlynx under de senaste åren och en betydande del av arbetet har lagts på att förbättra modelleringen av ledarna på kortet för att möta kraven från de allt högre frekvenserna. Programmet kombinerar idag en supersnabb motor för beräkning av komplexa geometrier med en avancerad modell för olika material vilket skapar väldigt noggranna simuleringsmodeller.

Överhörning mellan signaler kan modelleras med stor noggrannhet och störande nät kan snabbt identifieras även för de största kretskorten med hjälp av geometriska och elektriska parametrar. För högre signalhastigheter har Hyperlynx uppgraderats för att bättre hantera riktigt stora S-parametermodeller och extraktionen hanteras nu av en särskilt anpassad modul.

DE ALLT HÖGRE FREKVENSERNA, för till exempel Serdeskretsar, genererar en betydande mängd oönskad elektromagnetisk strålning vilket ökar risken för att kretskortet inte möter de allt tuffare EMC-kraven. Analysen kräver ofta tredimensionella elektromagnetiska simuleringar men de är komplicerade att förstå och sätta upp. För att förenkla arbetet finns en integrerad modul för 3D EM så att användaren inte behöver lära sig ytterligare ett verktyg. Kritiska kortstrukturer identifieras och simuleras för att generera S-parametrar som automatiskt inkluderas i tidsdomänsimuleringarna.

På senare tid har också utmaningarna ökat för ström- och spänningsdistribution. Vad som tidigare var hela spänningsplan är nu uppdelade i olika områden som behöver simuleras för att säkerställa att alla kom-

Powered by HyperLynx®

DDR Simulation Report

Data Write | Data Read | Address | Differential Hits

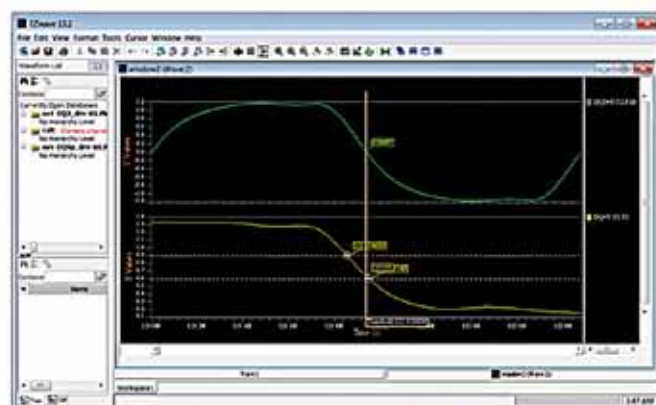
Data Write

Data Write Worstcases

Search:

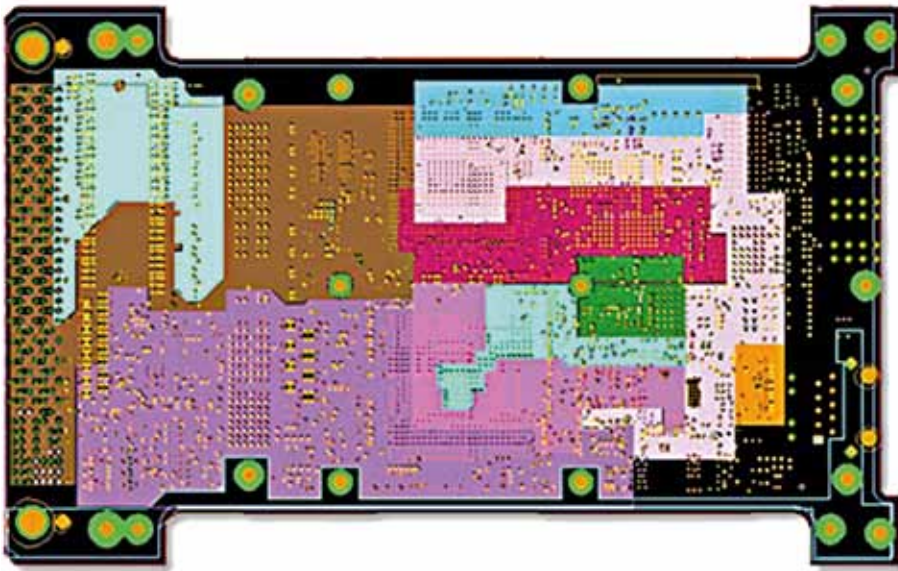
Data Write Worstcases												
#A	Signal	Accessed DRAM	Pass/Fail	Setup Margin	Hold Margin	Overhoot Margin	Undershoot Margin	Overhoot Area Margin	Undershoot Area Margin	EWAC Margin	VHL(AC)	VHL(DC)
1	DM	U2 E7	Fail	200.0	200.0	300.0	200.0	1.312	1.250	100	Pass	Pass
2	DO0	U2 E3	Fail	211.8	216.3	400.0	400.0	2.130	2.150	130	Pass	Pass
3	DO1	U2 F7	Fail	200.0	200.0	300.0	200.0	1.120	1.200	130	Pass	Pass
4	DO2	U2 F2	Fail	200.0	200.0	400.0	400.0	2.130	2.150	130	Pass	Pass
5	DO3	U2 F6	Fail	211.8	212.3	300.0	400.0	2.150	2.150	130	Pass	Pass

Show CSV



Med Hyperlynx inbyggda DDRx simuleringsguide är det enkelt att sätta upp och helt automatiskt simulera en komplett DDRx struktur med tillhörande rapport. Det finns stöd för DDR4 och LPDDR4.

analys i ett enda verktyg



Det som brukade vara spänningsplan är idag uppdelade i olika effektområden som måste simuleras separat.

ponenter får rätt spänning. Hyperlynx har därför kompletterats med bland annat två stycken 2.5D-moduler, för snabb beräkning av både statiska och dynamiska spänningsfall, och en snabb 3D kvasistatisk modul, allt för att tillhandahålla den funktionalitet som krävs för en komplett analys. Allt är tillgängligt parallellt med funktionerna för signalintegritet.

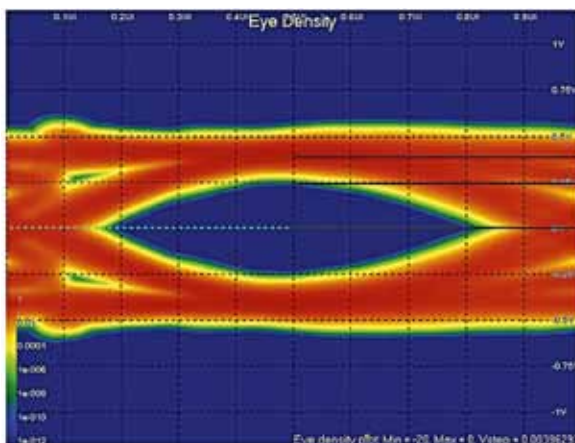
Den senaste versionen innehåller en mer avancerad 2.5D modul som inte bara analyserar ström och spänningsdistribution, utan även inkluderar signalintegritet.

Det krävs för bättre noggrannhet vid till exempel analys av hur spänningsmatningen påverkas av att flera signaler samtidigt ändrar värde.

Att simulera alla detaljer på ett krets-

kort med avseende på signal- och spänningsintegritet är väldigt lockande men tyvärr oftast en allt för stor uppgift. Med en simuleringsguide för DDRx är det enkelt att sätta upp och helt automatiskt simulera en komplett DDRx-struktur med tillhörande rapport. I senaste versionen stödjer guiden både DDR4 och LPDDR4, det finns även en funktion för HTML-baserad rapportgenerering.

Ett nytt sätt att analysera Serdeslänkar har blivit populärt. Metoden kallas Channel Operation Margin (COM) och utgår från en specifik och avancerad uppsättning av simuleringssteg som i slutändan ger ett ja eller nej för varje länk. Den senaste versionen av Hyperlynx innehåller den första kommersiella lösningen för COM på 100GbE, med alla steg helt automatiserade.



Analys av Channel Operating Margin (COM) är en nödvändighet på 100 Gbit/s och för de snabbaste minnesbussarna.

A_s is the signal amplitude (available signal)
 A_{ni} is the total noise amplitude

Ett annat sätt att effektivisera simuleringsarbetet är att identifiera de strukturer på kretskortet som är i störst behov av en detaljerad simulering, samt vilka strukturer som är gemensamma så att man kan återanvända de genererade S-parametermodellerna. Den snabba DRC-modulen som på sekunder kan leta efter strukturer och felaktiga geometrier på en helt kort, kan minska behovet av simulering genom att hitta olika layoutstrukturer som inte uppfyller givna geometriska krav eller bryter mot vedertagen praxis.

TILL EXEMPEL ANVÄNDS DRC-modulen för att automatiskt hitta alla differentiella vior som inte överensstämmer med definierade och godkända viastrukturer och gruppera alla sådana vior för vilka endast en S-parametergenerering behövs göras. Allt för att spara timmar av simuleringstid och på så sätt få snabbare resultat.

Hyperlynx har länge varit en lättanvänd och produktiv miljö för interaktiv användning men i den senaste versionen finns utökad funktionalitet för att automatisera mer av simuleringsarbetet vilket ytterligare ökar produktiviteten. Nu finns stöd för helt automatiserad setup och simulering med hjälp av "scripts". Dessutom har stora investeringar gjorts för att verktyget på ett mer effektivt sätt ska kunna hantera riktigt stora layouter med många lager och signaler samt simulering av system med flera kort.

DET FINNS OCKSÅ STÖD för datorer med flera flerkärniga processorer och det har gjorts signifikanta förbättringar i en rad moduler för att öka prestanda, inklusive förbättrad cachehantering och återanvändning av genererade modeller. Den senaste versionen erbjuder två "script"-gränssnitt, ett förenklat som inte kräver någon programmeringsexpertis samt ett språkbaserat som kräver mer programmeringsvana. Det sistnämnda ger tillgång till samtliga moduler i Hyperlynx. ■